

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **08316179 A**

(43) Date of publication of application: **29.11.96**

(51) Int. Cl.

H01L 21/304
B24B 37/04

(21) Application number: **07148148**

(22) Date of filing: **23.05.95**

(71) Applicant: **SONY CORP**

(72) Inventor: **SATO SHUZO**
KOMURO YOSHIKI

(54) **FLATTENING METHOD AND APPARATUS IN SEMICONDUCTOR PROCESS**

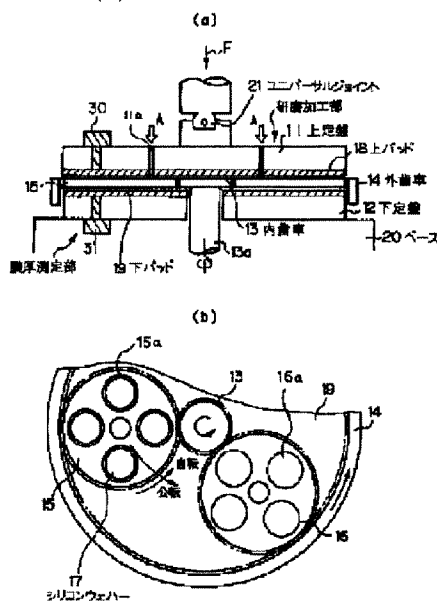
(57) Abstract:

PURPOSE: To highly accurately detect the thickness of a metal wiring or an insulation film on the surface side of a substrate and highly accurately flatten the thickness by polishing the surface of the metal wiring or the insulation film and simultaneously measuring the thickness of the entire semiconductor substrate polishing the back surface of the substrate.

CONSTITUTION: Opposite surfaces of a silicon wafer are chemically and mechanically polished in a uniformly pressurized state by actuating a pressurizing mechanism and exerting predetermined pressure on the opposite surfaces of the silicon wafer 17, and thereafter rotating an inner gear 13 at a predetermined rotation number. In contrast, in a film thickness measuring part, when a predetermined pressure is exerted on the opposite surfaces of the silicon wafer 17 owing to an upper pad 18 stuck on an upper surface plate 11 and a lower pad 19 stuck on a lower surface plate 12, the initial film thickness of the silicon wafer 17 is checked with a film thickness detector through a Si side displacement meter 30 and an oxide film displacement meter 31. Then, polishing is started, and the

pressurization and the rotation operation are stopped when the film thickness of the silicon wafer 17 by the film thickness detector becomes a predetermined one.

COPYRIGHT: (C)1996,JPO



(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-316179

(43)公開日 平成8年(1996)11月29日

(51)Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/304	3 2 1		H 0 1 L 21/304	3 2 1 S 3 2 1 E
B 2 4 B 37/04			B 2 4 B 37/04	D

審査請求 未請求 請求項の数 4 F D (全 5 頁)

(21)出願番号 特願平7-148148

(22)出願日 平成7年(1995)5月23日

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 佐藤 修三

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(72)発明者 小室 善昭

東京都品川区北品川6丁目7番35号 ソニー株式会社内

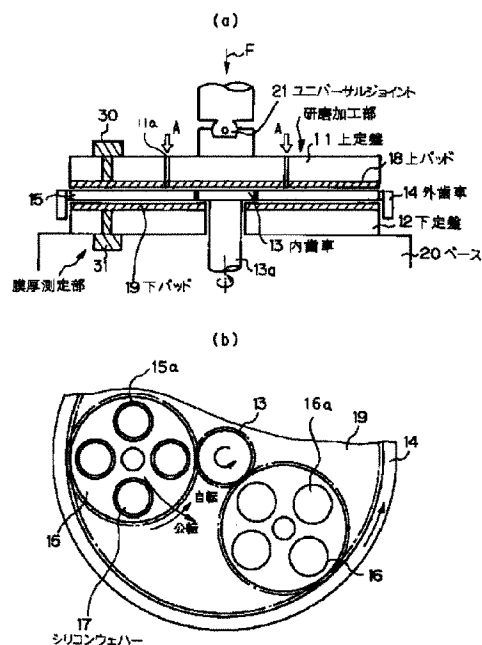
(54)【発明の名称】 半導体プロセスにおける平坦化方法及びその装置

(57)【要約】

【目的】化学的機械研磨による高精度の半導体プロセスにおける平坦化方法及びその装置を提供する。

【構成】半導体基板表面上に配された金属配線あるいは絶縁膜を化学機械研磨により平坦化する方法において、前記金属配線あるいは絶縁膜の表面を研磨すると同時に、前記半導体基板裏面を研磨しながら基板全体の厚さを測定制御する。

実施例の面研磨機を示す図



【特許請求の範囲】

【請求項 1】半導体基板表面上に配された金属配線あるいは絶縁膜を化学機械研磨により平坦化する方法において、

前記金属配線あるいは絶縁膜の表面を研磨すると同時に、前記半導体基板裏面を研磨しながら基板全体の厚さを測定制御することを特徴とする半導体プロセスにおける平坦化方法。

【請求項 2】基板の表面と裏面を研磨するための研磨布をそれぞれ表面に互いに対向するように設け且つ同軸上に配置された円形の第 1 定盤及び円形の第 2 定盤と、前記円形の第 1 定盤と円形の第 2 定盤の間に前記基板を配することが可能な少なくとも二つの円形キャリアであって、自転及び公転が可能な円形キャリアと、前記基板全体の厚さを測定することが可能な膜厚測定手段を有することを特徴とする半導体プロセスにおける平坦化装置。

【請求項 3】前記円形キャリアが、前記円形の第 1 定盤及び円形の第 2 定盤と同軸上に配置された内歯車と外歯車に歯合することによって前記自転及び公転がなされることを特徴とする請求項 2 記載の半導体プロセスにおける平坦化装置。

【請求項 4】前記膜厚測定手段が前記基板の表面側膜厚変位計と前記基板の裏面側膜厚変位計を備えることを特徴とする請求項 2 記載の半導体プロセスにおける平坦化装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、半導体プロセスにおける平坦化方法及びその装置に関するものであり、より詳細には、半導体プロセス等に用いられるシリコン基板上の絶縁膜あるいは層間絶縁膜等をグローバル平坦化する方法及びその装置に関するものである。

【0002】

【従来の技術】LSI等の半導体装置の製造プロセスにおいて、金属多層配線の層間絶縁膜の平坦化及びプラグや内部配線にメタルの埋め込みをした後のAlやWの過剰な部分を選択的に除去する等の技術として、CMP（化学機械研磨）法が知られている。

【0003】図3に従来のCMP法を実施するためのCMP装置を示す。図3に示すように、従来のCMP装置では、同じ軌道上の円形のポリッシング装置を用いている。被研磨側のシリコンウェハ 1 はその研磨裏面 1 a が真空チャッキングにより回転キャリア 2 に固定され、その研磨面 1 b は、回転研磨定盤 5 に張り付けられたポリウレタン等のフェルトからなるポリッシングパッド（研磨布）6 に荷重 F により押し当てられる。SiO₂あるいはSiのポリッシングの場合、コロイド状シリカのアルカリ性スラリー 8 が化学機械研磨剤として用いられる。

【0004】このように従来のCMP装置では、シリコンウェハ 1 はその研磨裏面 1 a が真空チャッキングされ、研磨面 1 b のみが研磨される片面研磨方式である。

【0005】

【発明が解決しようとする課題】ところで、上述したように従来のCMP装置は、片面研磨方式であるため、以下に示す問題を生ずる。

【0006】1) 多段研磨工程時には、回転キャリア 2 へのセッティングが複数回行なわれるため、シリコンウェハ 1 の裏面精度による研磨誤差が発生するとともに累積する。

【0007】2) 例えば、酸化膜の膜厚を測定する場合、従来のCMP装置では酸化膜研磨の終点検出用の光学系を搭載することが構造上困難である。

【0008】3) 枚葉式処理であるため研磨レートのばらつきが、ロット間、ロット内、等で大きい。

【0009】4) 高研磨精度の平面が要求される定盤 5 が自ら回転する構造であり、ポリッシングパッド 6 交換等のメンテナンス性が悪い。

【0010】5) チャック面加圧が必要であるが、回転体であるため均等加圧が困難である。

【0011】そこで本発明は、上述の課題を解決するために高精度の半導体プロセスにおける平坦化方法及びその装置を提供することを目的とする。

【0012】

【課題を解決するための手段】上述の課題を解決するため本発明に係る半導体プロセスにおける平坦化方法は、半導体基板表面上に配された金属配線あるいは絶縁膜を化学機械研磨により平坦化する方法において、前記金属配線あるいは絶縁膜の表面を研磨すると同時に、前記半導体基板裏面を研磨しながら基板全体の厚さを測定制御することを特徴とする。

【0013】また、本発明に係る半導体プロセスにおける平坦化装置は、基板の表面と裏面を研磨するための研磨布をそれぞれ表面に互いに対向するように設け且つ同軸上に配置された円形の第 1 定盤及び円形の第 2 定盤と、前記円形の第 1 定盤と円形の第 2 定盤の間に前記基板を配することが可能な少なくとも二つの円形キャリアであって、自転及び公転が可能な円形キャリアと、前記基板全体の厚さを測定することが可能な膜厚測定手段を有することを特徴とする。

【0014】

【作用】本発明によれば、基板の表面側、すなわち、金属配線あるいは絶縁膜が配された面側と、基板の裏面側の両面を、その基板を回転させながら研磨でき、その研磨中でも基板全体の厚さを測定することができるため、基板表側の研磨レートと、基板裏側の研磨レートの比率から基板表側の金属配線あるいは絶縁膜の膜厚を高精度に検出でき、しかも高精度に平坦化することができる。

【0015】

【実施例】以下、本発明の実施例を図面に基づいて説明する。図 1 は本発明に係る半導体プロセスにおける平坦化装置の一実施例である CMP 方式の両面研磨機の加工部を示す図であり、特に、図 1 (a) は部分模式断面図、図 1 (b) は部分模式平面図である。本実施例では両面研磨機を、酸化膜等の絶縁膜や金属配線を配したシリコンウェハの表裏両面を平坦化プロセスに適用したものである。

【0016】図 1 (a) 及び図 1 (b) に示すように、本例の CMP 方式の両面研磨機は、研磨加工部と膜厚測定部で構成されている。研磨加工部には、同軸上に固定された円形の上定盤 11 と下定盤 12 の間に内歯車 13 と外歯車 14 が配されており、内歯車 13 と外歯車 14 の間に同一ディスク形状のキャリア 15 とキャリア 16 がそれらの歯車 13、14 と歯合し、差動することにより自転・公転するように配されている。上定盤 11 にはスラリー供給ノズル 11a が設けられておりスラリーが矢印 A のように研磨部に供給される。内歯車 13 は、下定盤 12 の中央を貫通する回転軸 13a を介して一定方向に回転し、外歯車 14 は、固定配置されている。この回転軸 13a は、後に説明する膜厚検出装置 40 と連動するように構成されている。

【0017】キャリア 15 及び 16 にはそれぞれ 4 個の同一形状の開口 15a 及び 16a が等間隔に設けられている。キャリア 15 の 4 個の開口 15a 内でしかも下定盤 12 上には、平坦化すべき酸化膜等を有する基板としてのシリコンウェハ 17 が設けられている。キャリア 16 は、キャリア 15 と同一形状で同様の運動を行ない、後に説明するパッド形状の摩耗による凹凸変形を平面に保持するための修正輪として機能すると同時にパッド表面の目詰まり等を除去する。

【0018】上定盤 11 と下定盤 12 のそれぞれ対向面にはシリコンウェハ 17 を研磨するための上パッド (上面研磨布) 18 と下パッド (下面研磨布) 19 がそれぞれ貼り合わされている。すなわち、上パッド 18 はキャリア 15 の自転・公転時にシリコンウェハ 17 の裏面 (図では上面) を研磨し、下パッド 19 はキャリア 15 の自転・公転時にシリコンウェハ 17 の表面 (図では下面) を研磨する。本例では軟質のパッドを使用する。

【0019】円形の上定盤 11 の中心軸部には、ユニバーサルジョイント 21 を介して加圧機構 (図示せず) が設けられており、加圧力 F により上定盤 11 が下向きに付勢されシリコンウェハ 17 を押しつけることができる。この加圧機構は、上述した中心軸 13a と同様に次に説明する膜厚測定部の膜厚検出装置 40 と連動するように構成されている。

【0020】膜厚測定部は、図 2 により詳細に示すように、基板であるシリコンウェハ 17 の裏面 (図では上面) である Si 側に Si 側変位計 30 そして表面 (図では

下面) である酸化膜側に酸化膜側変位計 31 が設けられている。Si 側変位計 30 と酸化膜側変位計 31 がそれぞれ Si 面と酸化膜面に接触する面は円形面であり、それぞれの面に加圧接触されている。シリコンウェハ 17 の全体の膜厚は、Si 側変位計 30 からの出力と酸化膜側変位計 31 からの出力を膜厚検出装置 40 によってその和の変化として捉えて測定される。

【0021】本例のように研磨される材料が酸化膜とシリコンでは、その研磨レートの比率がある一定の定数 (数倍～数十倍) となるため、酸化膜厚さは基板の全体厚さ測定分解能の研磨レート比倍での測定が可能となる。すなわち、厚さ測定が容易なシリコンウェハ 17 の全体の厚さを、測定対象としたい酸化膜厚さのモニターとして利用することができる。

【0022】以下、上述した本実施例を用いてシリコンウェハを平坦化する方法を説明する。

【0023】先ず上定盤 11 を押し下げる加圧機構を解除した状態で、キャリア 15 の 4 個の開口 15a 内の下パッド 19 上に被平坦化すべき酸化膜側を下向きにしたシリコンウェハ 17 を載置する。この時、キャリア 16 にはシリコンウェハを載置しない。次に、加圧機構を作動させシリコンウェハ 17 の両面に所定圧力がかかった後、内歯車 13 を所定の回転数で回転させることによってシリコンウェハの両面を同時に均等加圧状態で化学機械研磨 (CMP) する。この研磨中、上定盤 11 のスラリー供給ノズル 11a からスラリーが供給され、pH 7～11 のコロイダルシリカ等により研磨がなされる。

【0024】一方、膜厚測定部においては、先ず、加圧機構が作動して上定盤 11 に貼られた上パッド 18 及び下定盤 12 に貼られた下パッド 19 によってシリコンウェハ 17 の両面に所定圧力がかかった時点で、Si 側変位計 30 と酸化膜側変位計 31 を介して膜厚検出装置によりシリコンウェハ 17 の初期膜厚を確認する。次に、研磨を開始して、同様に Si 側変位計 30 と酸化膜側変位計 31 を介して膜厚検出装置によりシリコンウェハ 17 の膜厚を確認し、所定の膜厚になった時点で加圧機構と、内歯車 13 を回転させる駆動機構 (図示せず) に信号を送り、それぞれの動作を停止する。この様に膜厚を測定制御して CMP によるグローバル平坦化がなされる。

【0025】本例では被処理材 (ワーク) であるシリコンウェハにチャック面を持たせることなく、研磨に寄与するパッド面積が大きく、しかも軟質パッド面に倣った両面研磨であるため、片面研磨のような裏面精度やチャック面精度等の基準面の影響を受けにくく、膜厚均一性が向上した。更に、多工程プロセスではこの方式を用いる都度にその誤差が補正される。

【0026】なお段差 (膜厚) 減少のメカニズムは、以下の式によって示される。

【0027】

T時間後の段差 $\delta T = \delta 0 \cdot \exp(-\eta \cdot Vt \cdot 1/\tau \cdot T)$

この式において $\delta 0$: 初期段差

η : 研磨の比例定数 (レート)

Vt : パッドとワークの相対速度

τ : パッドの弾性変形定数

平坦化は上記の式に従ってなされることが知られている。従ってこの式から、加工する面の段差、パッド硬さ(表層)、そして加工時間を選定することによって膜厚を測定制御し、研磨終点判定が可能であれば平坦化は可能である。

【0028】

【発明の効果】以上説明したように、本発明によれば両面研磨とすることにより研磨圧力を平均化することができ、しかも裏面の影響を受けにくくすることができるので、研磨の均一性を向上させた平坦化が可能となる。また定盤を固定することができるので、装置構成精度の維

持、メンテナンス性、厚さ測定装置等の追加配設が容易になる。

【0029】また、全体の厚さを測定することにより例えば、Si面研磨レート/酸化膜研磨レート比倍の分解能により酸化膜厚のモニターが可能となる。

【図面の簡単な説明】

【図1】実施例の両面研磨機を示す図である。

【図2】実施例の膜厚測定部を示す断面図である。

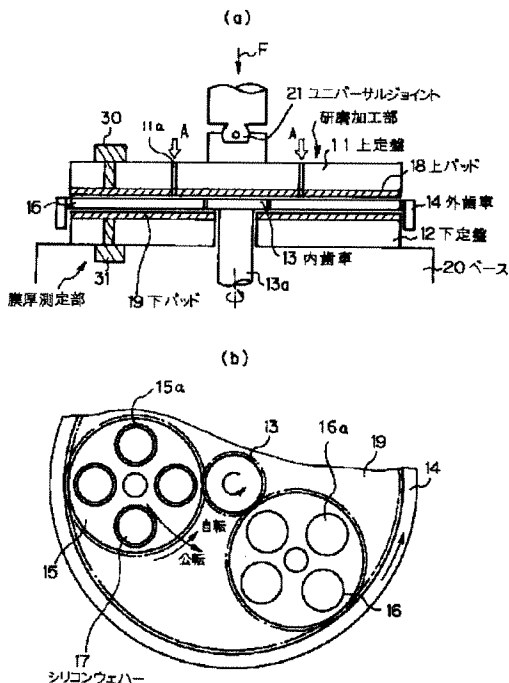
【図3】従来のCMP法を実施するためのCMP装置を示す図である。

【符号の説明】

1, 17 : シリコンウェハー、 5 : 回転研磨定盤、 6 : ポリッシングパッド、 11 : 上定盤、 12 : 下定盤、 13 : 内歯車、 14 : 外歯車、 30 : Si側変位計、 31 : 酸化膜側変位計、 40 : 膜厚測定装置。

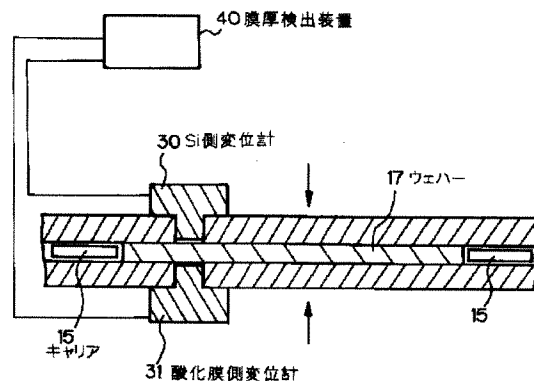
【図1】

実施例の両面研磨機を示す図



【図2】

膜厚測定部を示す断面図



【図3】

従来のCMP装置

